

# **FAMILIAS LÓGICAS**

## **CAPITULO IV**

### **FAMILIAS LÓGICAS**

#### **FAMILIAS LÓGICAS**

Una familia lógica es un grupo de dispositivos digitales que comparten una tecnología común de fabricación y tienen estandarizadas sus características de entrada y de salida; es decir, son compatibles entre sí.

Como consecuencia de la estandarización, la interconexión entre dispositivos lógicos de una misma familia es particularmente sencilla y directa: no requiere de etapas adicionales de acoplamiento.

#### **Características generales de las familias lógicas.**

Las características más importantes de un circuito digital son su velocidad, su consumo de potencia, su inmunidad al ruido y su confiabilidad.

La **velocidad** mide la rapidez de respuesta de las salidas de un circuito digital a cualquier cambio en sus entradas.

El **consumo de potencia** mide la cantidad de corriente o de potencia que consume un circuito digital en operación.

La **inmunidad al ruido** mide la sensibilidad de un circuito digital al ruido electromagnético ambiental.

La **confiabilidad** mide el período útil de servicio de un circuito digital.

#### **FAMILIA LÓGICA TTL**

La familia lógica TTL es la más común de todas las familias lógicas.

Los circuitos integrados TTL implementan su lógica interna, exclusivamente basándose en transistores NPN y PNP, diodos y resistencias.

La familia TTL está disponible en dos versiones: la serie 54 y la serie 74. La primera se destina a aplicaciones militares y la segunda a aplicaciones industriales y de propósito general.

La familia TTL o bipolar se divide en las siguientes categorías o subfamilias básicas:

- TTL estándar.
- TTL Schottky (S).
- TTL de baja potencia (L).
- TTL Schottky de baja potencia (LS).
- TTL de alta velocidad (H).
- TTL Schottky avanzada (AS).
- TTL Schottky de baja potencia avanzada (ALS).

### **Tensión de alimentación (+ V<sub>CC</sub>).**

Los circuitos TTL en general, pueden operar con tensiones entre 4.75 V. y 5.25 V. Pero el valor nominal de la tensión de trabajo es de + 5 volts.

### **Niveles de voltaje.**

De 0 V. a 0.8 V. para el estado bajo.

De 2.4 V. A 5 V. para el estado alto.

### **FAMILIA LÓGICA CMOS**

La familia lógica CMOS, utiliza transistores MOSFET complementarios canal N y canal P como elementos básicos de conmutación.

Los circuitos integrados digitales fabricados mediante tecnología CMOS se pueden agrupar en las siguientes categorías o subfamilias básicas:

|      |                           |
|------|---------------------------|
| CMOS | estándar.                 |
| CMOS | de alta velocidad (HC).   |
| CMOS | compatible con TTL (HCT). |
| CMOS | equivalente a TTL (C).    |

### **Familia CMOS estándar.**

La familia CMOS estándar comprende principalmente los dispositivos que se designan como 40XX (4012, 4029, etc.) y 45XX (4528, 4553, etc.). Existen dos series generales de dispositivos CMOS designadas "A" y "B".

Los dispositivos de la serie "A" se designan con el sufijo "A" o simplemente no lo traen impreso (4011A = 4011). Todos los dispositivos de la serie "B" llevan el sufijo B.

La principal diferencia entre los dispositivos de las series A y B esta en que los CMOS "B" contienen una circuitería interna de protección que reduce el riesgo de daño al dispositivo por el fenómeno de descarga electrostática.

### **Tensión de alimentación (+ V<sub>DD</sub>).**

Tienen un amplio margen de tensión comprendido entre + 3 V. y + 18 V.

### **Niveles de voltaje**

De 0 V. a 0.3 V<sub>DD</sub> para el estado bajo.

De 0.7 V<sub>DD</sub> a V<sub>DD</sub> para el estado alto.

### **PRECAUCIONES A TOMAR EN EL MANEJO DE DISPOSITIVOS CMOS.**

Todos los dispositivos CMOS son muy susceptibles al daño ocasionado por descarga electrostática entre cualquier par de pines.

La electrostática o electricidad estática consiste en la creación de altos voltajes en la superficie de un material aislante por efecto de fricción o frotamiento.

1. Conservar el circuito integrado en su contenedor original hasta que sea insertado en el circuito de aplicación.
2. Conectar todas las entradas no empleadas a un nivel estable. No dejarlas sin conectar.
3. Verificar la polaridad de la fuente de alimentación. El positivo debe ir al pin  $+V_{DD}$  y el negativo o tierra al pin  $V_{SS}$ .

### **INTERFACES LOGICAS**

Una interface es la interconexión eficiente de dos dispositivos, circuitos o sistemas que no son compatibles entre sí y tienen características eléctricas diferentes.

Las interfaces lógicas o reales permiten que dispositivos de diferentes familias o subfamilias puedan comunicarse entre sí.

#### **Interfaces entre familias lógicas**

Existen situaciones donde se hace necesario interconectar dispositivos pertenecientes a diferentes familias lógicas con el fin de aprovechar las ventajas que cada tecnología ofrece. Para que esta interconexión sea eficiente, deben conocerse las características de entrada y de salida de las familias lógicas comprometidas.

Cada familia lógica interpreta de manera diferente un nivel alto o bajo de voltaje y tiene sus propios requisitos de corriente de entrada y de salida. Por esta razón, dos familias lógicas no se pueden conectar directamente: necesitan de una interface que las comunique y acople sus características de voltaje y corriente.

#### **Interfaces de TTL a CMOS**

Una entrada CMOS es relativamente fácil de manejar a partir de una salida TTL cuando los dispositivos involucrados en la interface operan a partir de una misma fuente de + 5 V. Las características de corriente de salida de TTL son más que adecuadas para manejar entradas CMOS. Sólo deben hacerse compatibles los niveles de voltaje.

#### **Interface TTL estándar a CMOS con resistencia.**

La resistencia R acopla los niveles de voltaje de ambas familias. Su valor fluctúa entre 330  $\Omega$  y 15 K $\Omega$ . Un valor típico es de 1 K $\Omega$ .

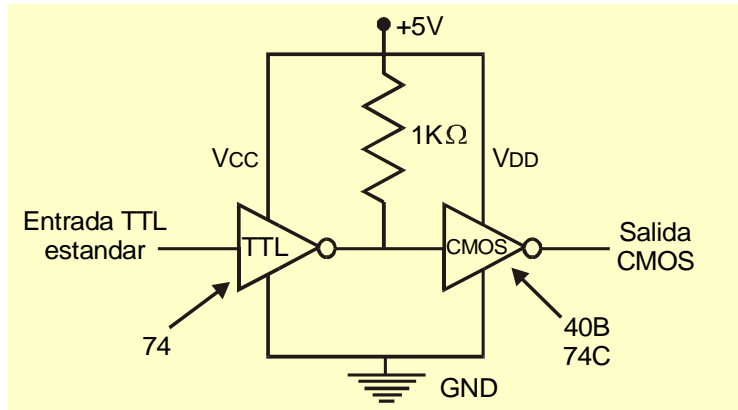


Fig. 4.1 Interface TTL estándar a CMOS con resistencia.

**Interface TTL-LS a CMOS con resistencia.**

La resistencia R acopla los niveles de voltaje de ambas familias. Su valor fluctúa entre 1.2 KΩ y 15 KΩ . un valor típico es de 2.2 KΩ.

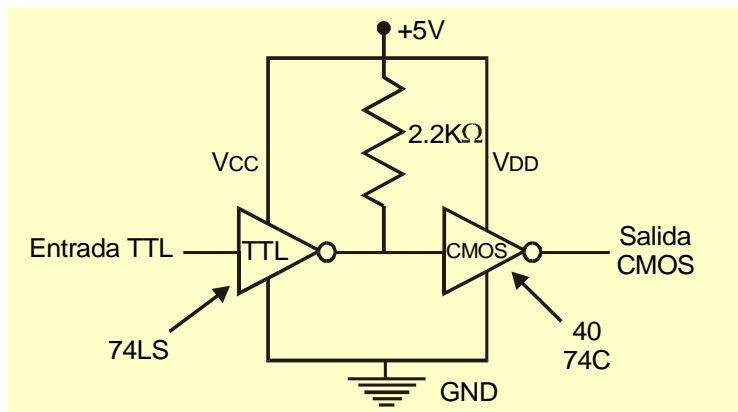


Fig. 4.2 Interface de TTL-LS a CMOS con resistencia.

**Interface TTL a CMOS con 74HCT34.**

Los dispositivos de la familia 74HCT se diseñaron específicamente para interfazar dispositivos TTL a CMOS.

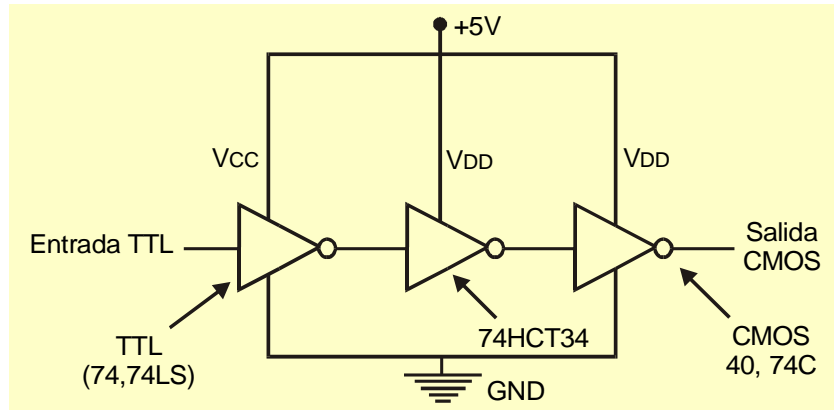


Fig. 4.3 Interface de TTL a CMOS con 74HCT34

**Interface de un dispositivo CMOS con un voltaje diferente de + 5V.**

Cuando el dispositivo CMOS opera a un voltaje de alimentación diferente de + 5V, la interface entre una salida TTL, y una entrada CMOS es más compleja, pero existen varias formas de hacerlo.

**Interface de TTL a CMOS con colector abierto.**

Este método emplea una salida de TTL de colector abierto de alto voltaje conectada a la entrada CMOS a través de una resistencia de pull-up. Este método es muy apropiado para muchas aplicaciones, pero presenta el inconveniente de ser muy susceptible al ruido.

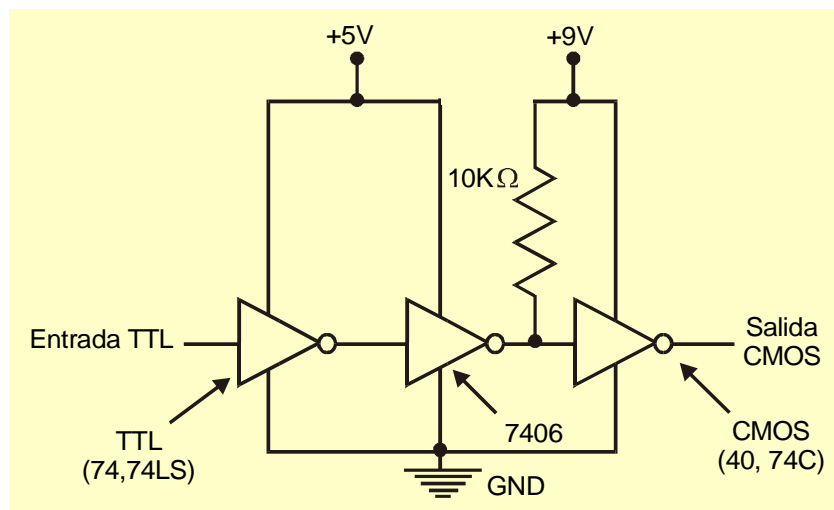


Fig. 4.4 Interface de TTL a CMOS con colector abierto.

**Interface básica de TTL a CMOS con transistor.**

Una solución más adecuada es emplear un transistor de propósito general conectado en la configuración de emisor común. El transistor y las resistencias  $R_1$  y  $R_2$  desplazan los niveles

necesarios para operar los niveles de voltaje de la salida TTL, a los valores necesarios para operar la entrada CMOS.

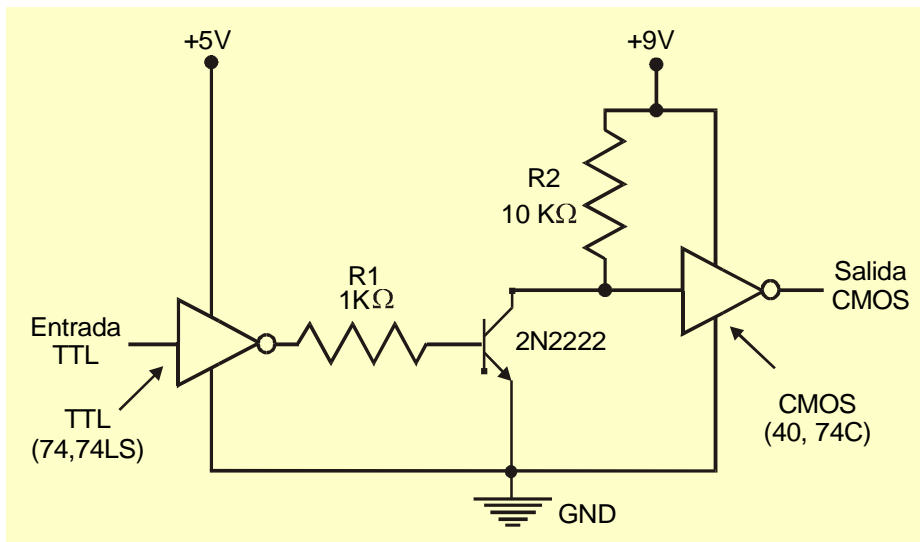


Fig. 4.5 Interface básica de TTL a CMOS con transistor.

**Interface mejorada de TTL a CMOS.**

En esta interfaz se emplean dos resistencias ( $R_1$  y  $R_2$ ) en el circuito base para mejorar la inmunidad al ruido. El condensador C reduce el tiempo que dura un cambio en la salida TTL en manifestarse en la entrada CMOS. Es decir, mejora la velocidad de la interface.

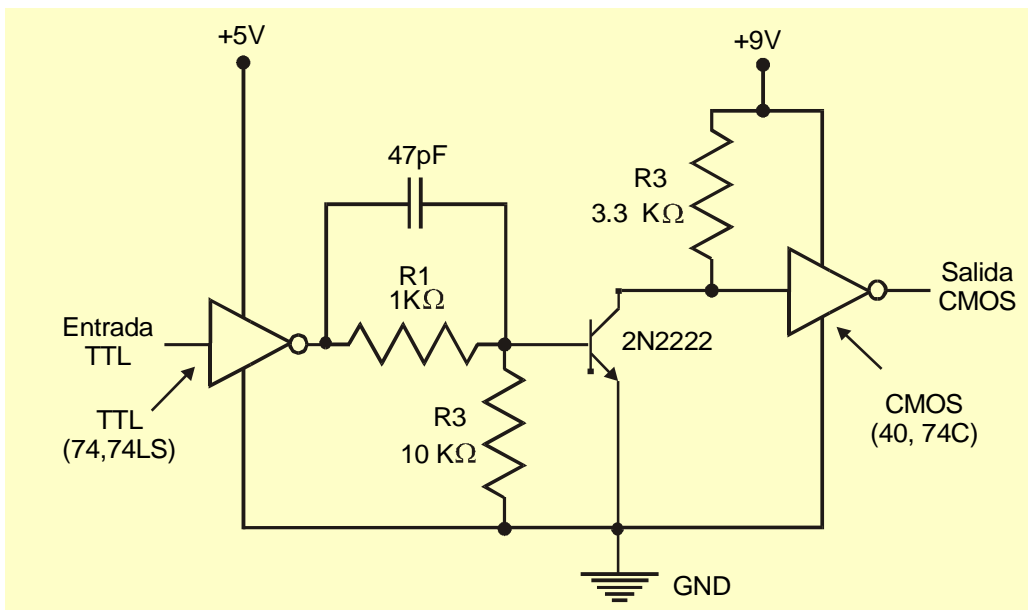


Fig. 4.6 Interface mejorada de TTL a CMOS.

### Interface de TTL a CMOS inmune al ruido.

Esta interfaz se logra conectando un transistor de propósito general en la configuración base común. La ventaja de este montaje es su alta inmunidad al ruido.

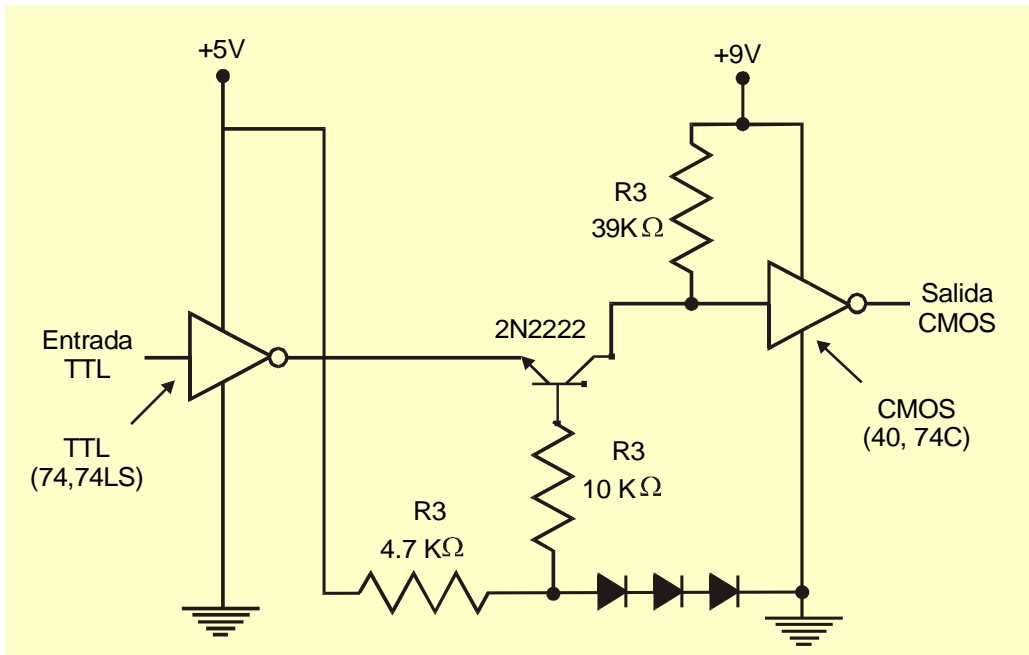


Fig. 4.7 Interface de TTL a CMOS inmune al ruido.

### Interfaces de CMOS a TTL

Una salida CMOS puede manejar directamente una entrada 74LS ó 74L cuando ambos dispositivos operen a partir de una misma fuente de + 5 V.

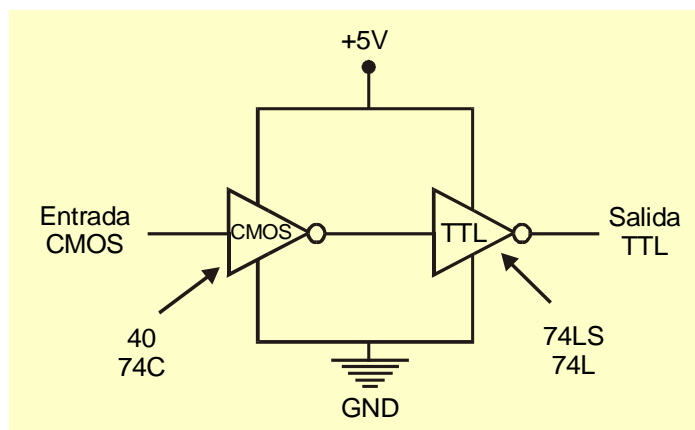


Fig. 4.8 Interface directa de CMOS a TTL-LS



### Interface directa de CMOS a TTL estándar.

Una salida CMOS no puede manejar directamente una entrada TTL estándar debido a su limitada capacidad de corriente. Las únicas excepciones son los circuitos integrados 4001B y 4002B.

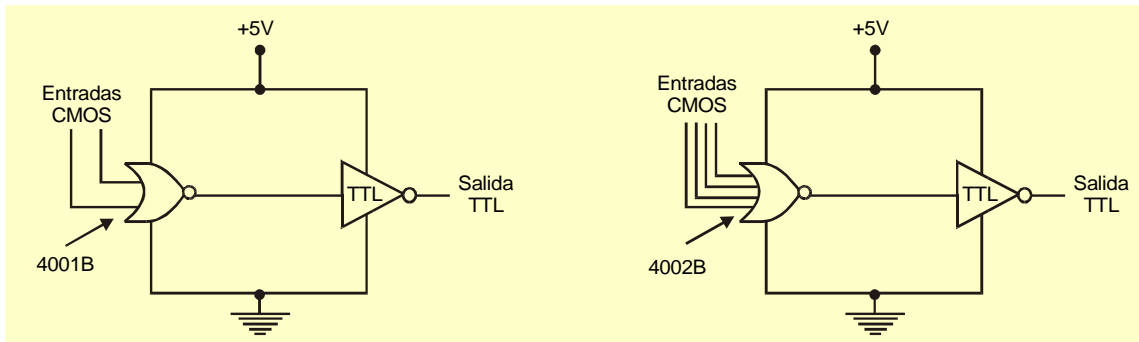


Fig. 4.9 Interface directa de CMOS a TTL estándar.

### Interface de CMOS a TTL-LS con resistencia.

Esta interface es una forma muy sencilla de conectar una salida CMOS a una entrada TTL-LS. El diodo D bloquea el voltaje procedente de la salida CMOS cuando esta última está en el estado alto. La resistencia R hace alta la entrada TTL cuando el diodo queda inversamente polarizado. Se emplea un diodo de germanio para mejorar la inmunidad al ruido.

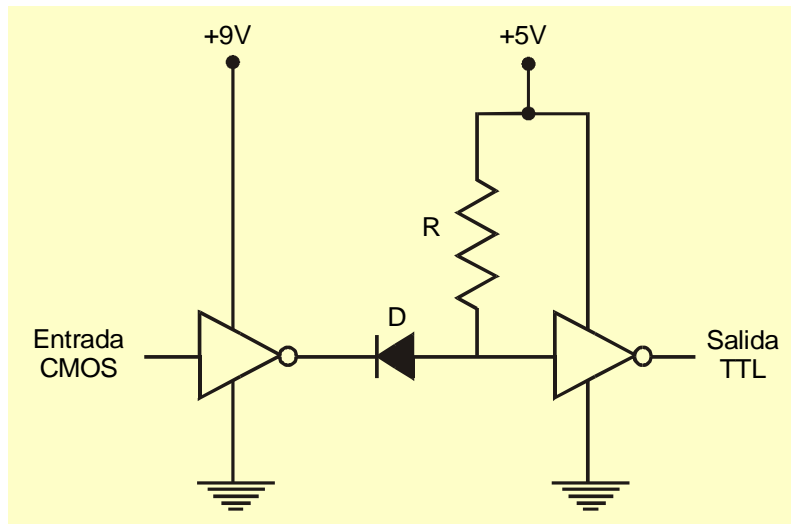


Fig. 4.10 Interface de CMOS a TTL-LS con resistencia.

### Interface de CMOS a TTL con buffer CMOS.

Para poder manejar entradas TTL estándar, una buena solución consiste en emplear un buffer. Se conecta la entrada TTL estándar a una salida CMOS mediante un buffer CMOS 4049 ó 4050. Estos dispositivos manejan normalmente hasta dos entradas de la serie 74.

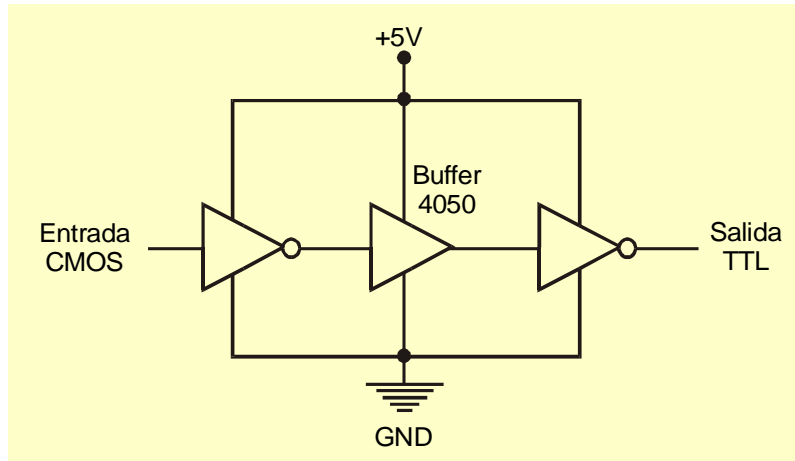


Fig. 4.11 Interface de CMOS a TTL con buffer CMOS.

**Interface de CMOS a TTL con 40107B.**

El circuito integrado 40107B consta de dos compuertas NAND de 2 entradas de drenador abierto. Puede manejar voltajes de carga de + 20V y tiene, típicamente una capacidad de corriente de salida de 136 mA. Trabaja con tensiones de alimentación de + 3V hasta + 18V.

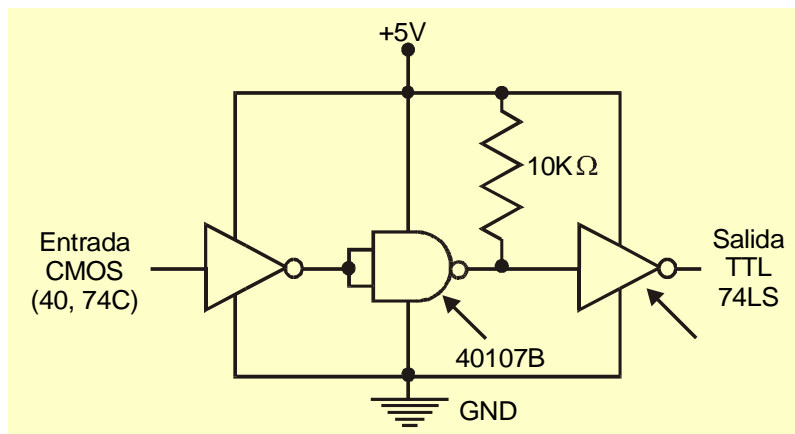


Fig. 4.12 Interface de CMOS a TTL con 40107B

**Interface de CMOS a TTL con buffer CMOS.**

Una forma muy sencilla de conectar una salida CMOS a una entrada TTL consiste en emplear un buffer CMOS 4049 ó 4050. Las entradas de estos dispositivos aceptan voltajes superiores al de alimentación. En este caso, el 4049 recibe voltajes de entrada entre 0 V y 9V y suministran voltajes de salida entre 0 V y 5V.

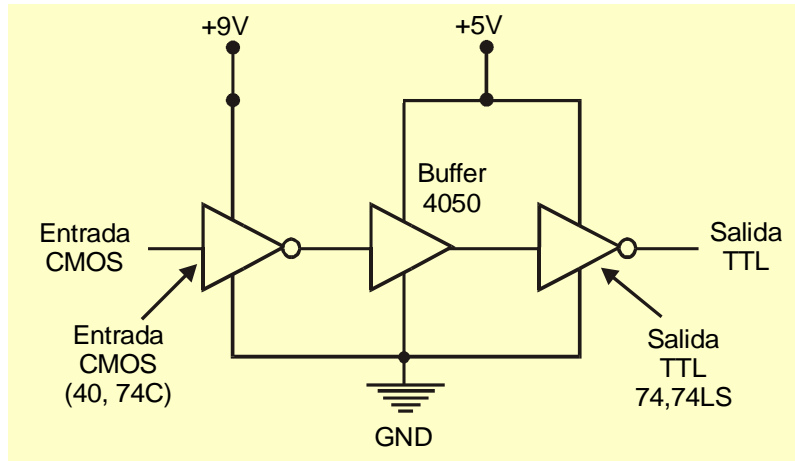


Fig. 4.13 Interface de CMOS a TTL con buffer CMOS.

**Interface de CMOS a TTL con 40107B.**

Cuando los dispositivos involucrados en la interface operan a diferentes voltajes, una forma de interfazarlos es mediante un buffer de drenador abierto 40107B con resistencia de pull-up. El buffer opera a partir de la fuente de alimentación del dispositivo CMOS. La resistencia de pull-up se conecta a la fuente del dispositivo TTL.

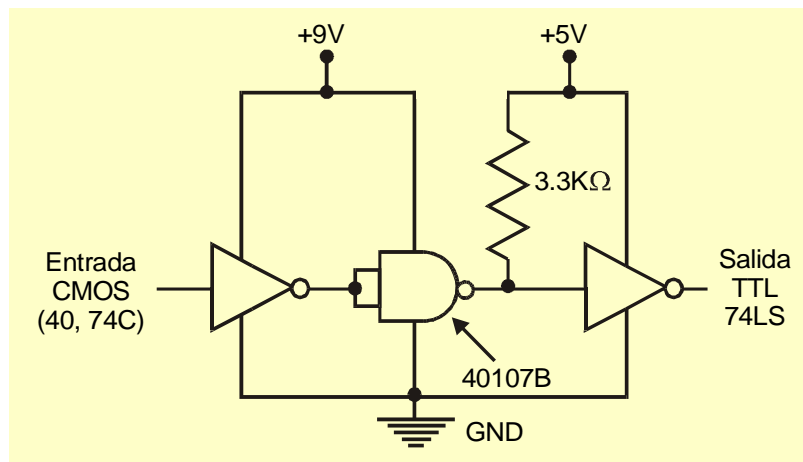


Fig. 4.14 Interface de CMOS a TTL con 40107B.

**Interface de CMOS a TTL con transistor.**

Este método emplea un transistor NPN de propósito general. Este transistor, en conjunto con sus resistencias de polarización ( $R_1$ ,  $R_2$  y  $R_3$ ), convierte niveles lógicos CMOS en niveles lógicos TTL.

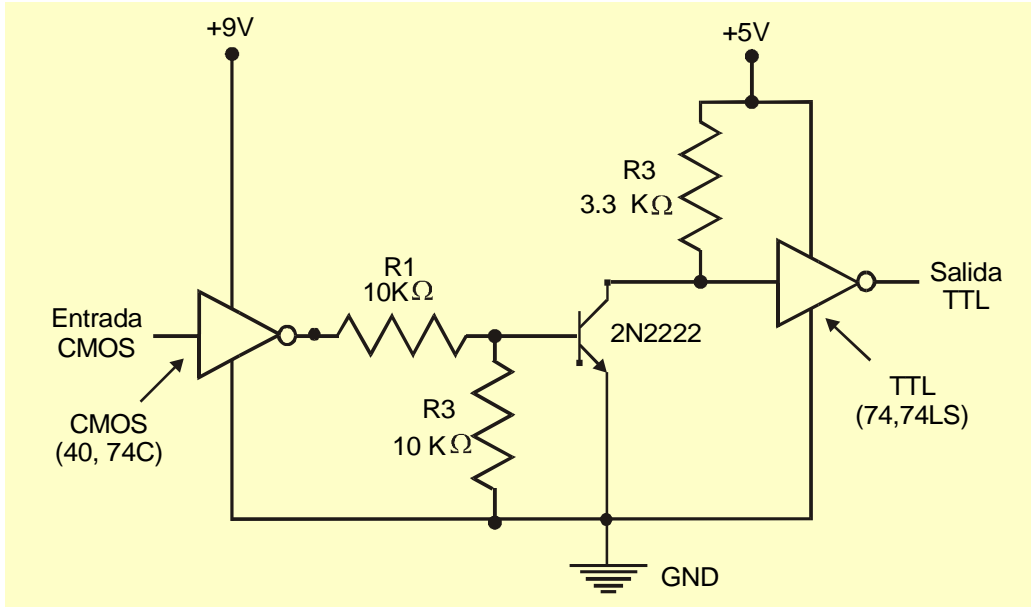


Fig. 4.15 Interface de CMOS a TTL con transistor.